

ชื่อโครงการ(ภาษาไทย)	การออกแบบวงจรกรองความถี่ในค่าอดรัติก โใหมดกราดเส
	โดยใช้วงจร VDCC
ชื่อโครงการ(ภาษาอังกฤษ)	The Design of Current-mode Biquadratic Filter Using VDCC
หัวหน้าโครงการวิจัย	ดร. อุสาห์ ต่อเทียนชัย
หน่วยงานที่สังกัด	กองวิชาอิเล็กทรอนิกส์การบิน สถาบันการบินพลเรือน
หมายเลขโทรศัพท์	02-2725741-4 ต่อ 284
ที่ปรึกษาโครงการวิจัย	ดร. พานิช ตะมุล และ ผศ.ดร.ภัทรพงษ์ พาสุขกิจ
หมายเหตุ โครงการวิจัยนี้ได้รับทุนอุดหนุนการวิจัยจากงบประมาณเงินรายได้สถาบันการบินพลเรือนประจำปีงบประมาณ 2559	

บทคัดย่อ

โครงการวิจัยนี้นำเสนอการออกแบบวงจรกรองความถี่ในค่าอดรัติก โใหมดกราดเสแบบสามอินพุตหนึ่งเอาต์พุต โดยใช้วงจร VDCC เพียงตัวเดียว และใช้อุปกรณ์แยกทีฟแบบต่อลmgrawดจำนวนสามตัว วงจรที่ออกแบบสามารถให้ผลการตอบสนองทางความถี่ได้ห้ารูปแบบมาตรฐานประกอบด้วย วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองแคนบความถี่ผ่าน วงจรกรองแคนบความถี่หยุด และวงจรกรองทุกความถี่ผ่าน ที่ทำงานในโใหมดกราดเส อีกทั้งยังสามารถปรับค่าความถี่ตอบสนองด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าตัวประกอบคุณภาพ อีกทั้งโครงสร้างของวงจรที่นำเสนอในงานวิจัยนี้มีโครงสร้างที่ไม่ซับซ้อนใช้อุปกรณ์จำนวนไม่นัก อีกทั้งค่าความไวต่ออุปกรณ์ประเภทแยกทีฟและพาสซีฟค่อนข้างต่ำและมีเสถียรภาพในการทำงานที่ดีจึงเหมาะสมที่จะใช้ในการสร้างเป็นวงจรรวม ซึ่งการทำงานของวงจรจะถูกจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีซีมอสขนาด $0.18\mu m$ ของ TSMC เพื่อยืนยันการทำงานของวงจรที่ได้รับการออกแบบว่ามีคุณสมบัติเป็นไปตามทฤษฎี

คำสำคัญ : วงจรสายพานกราดเสแบบผลต่างแรงดัน วงจรกรองความถี่ในค่าอดรัติก วงจรโใหมดกราดเส

Abstract

This research project presents a novel three-input single output current-mode universal biquadratic filter using only one voltage differencing current conveyor (VDCC) and three grounded passive components. The proposed circuit design can realize low-pass (LP), band-pass (BP), high-pass (HP), band-stop (BS), and all-pass (AP) biquadratic functions. The natural angular frequency (ω_0) and the quality factor (Q) can be tuned orthogonally by varying the circuit components. The proposed configuration has a low component count, low active and passive sensitivities and suitability to be integrated circuit implementation. PSPICE simulation results using TSMC 0.18 μm CMOS process parameters are included, which show good agreement with the theoretical predictions.

Key words: Differencing current conveyor (VDCC), Biquadratic filter, Current-mode circuit